

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-372792

(43)Date of publication of application : 25.12.1992

(51)Int.Cl.

G11C 11/407

G11C 11/413

(21)Application number : 03-150550

(71)Applicant : SHARP CORP

(22)Date of filing : 21.06.1991

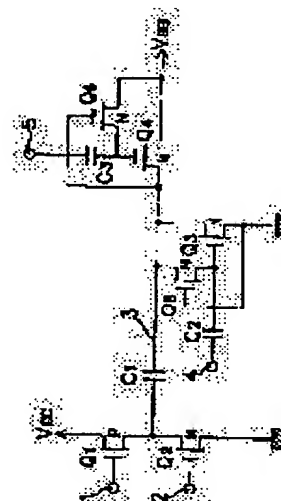
(72)Inventor : ITO NOBUHIKO

(54) CHARGE PUMP CIRCUIT

(57)Abstract:

PURPOSE: To generate VBB power source in a sufficient level even when the voltage of VCC power source is low by preventing the VBB power source from increasing only by the amot. of a threshold voltage in order to hold the ON of a transistor.

CONSTITUTION: When one edge side of a capacitor is connected with the VCC power source, a terminal 4 is turned to be active, and a transistor Q3 is forcedly turned ON. When one edge side of this capacitor C1 is grounded, the terminal 4 is turned to be active, and a transistor Q4 is forcedly turned ON.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

従来例

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-372792

(43) 公開日 平成4年(1992)12月25日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 C 11/407 11/413		8320-5L 7323-5L	G 1 1 C 11/34	3 5 4 F 3 3 5 A

審査請求 未請求 請求項の数1(全 4 頁)

(21) 出願番号 特願平3-150550

(22) 出願日 平成3年(1991)6月21日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 伊藤 伸彦

大阪市阿倍野区長池町22番22号 シャープ
株式会社内

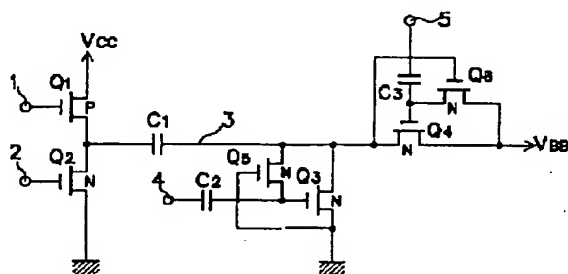
(74) 代理人 弁理士 山本 秀策

(54) 【発明の名称】 チャージポンプ回路

(57) 【要約】

【構成】 コンデンサの一端側を V_{cc} 電源に接続した場合に、端子4をアクティブにしてトランジスタ Q_3 を強制的にONとする。このコンデンサ C_1 の一端側を接地した場合に、端子4をアクティブにしてトランジスタ Q_4 を強制的にONとする。

【効果】 V_{ss} 電源がトランジスタ Q_3 やトランジスタ Q_4 のONを維持するためにそれぞれスレショルド電圧 V_{th} 分だけ上昇するのを防止することができるので、 V_{cc} 電源の電圧が低い場合にも十分なレベルの V_{ss} 電源を発生させることができる。



1

【特許請求の範囲】

【請求項1】コンデンサの一端側を高電位の電源に接続した場合にONとなって、該コンデンサの他端側を接地し充電を行う充電トランジスタと、該コンデンサの一端側を接地した場合にONとなって、該コンデンサの他端側を外部に接続し低電位の電圧を供給する給電トランジスタとを備えたチャージポンプ回路であって、該コンデンサの一端側を該電源に接続した場合に、該充電トランジスタを強制的にONとする充電トランジスタ駆動回路と、該コンデンサの一端側を接地した場合に、該給電トランジスタを強制的にONとする給電トランジスタ駆動回路とを備えているチャージポンプ回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体記憶装置において V_{ss} 電源を発生するためのチャージポンプ回路に関する。

【0002】

【従来の技術】従来は、半導体記憶装置における V_{ss} 電源を発生するために、図2に示すようなチャージポンプ回路を用いていた。

【0003】このチャージポンプ回路は、まず端子11をアクティブ（Lレベル）にしてPMOSTランジスタ Q_{11} をONさせる。すると、NMOSTランジスタ Q_{13} がONとなって、 V_{cc} 電源によりコンデンサ C_{11} が充電される。次に、端子11をHレベルに戻すと共に端子12をアクティブ（Hレベル）にしてNMOSTランジスタ Q_{12} をONさせると、コンデンサ C_{11} の一端側の電位が V_{cc} レベルからGNDレベルに切り換わり、他端側のノード13がGNDより低い電位に突き下げられる。そして、これによりNMOSTランジスタ Q_{13} がOFFとなり、NMOSTランジスタ Q_{14} がONとなって、 V_{BB} 電源が発生することになる。

【0004】

【発明が解決しようとする課題】ところが、上記従来の回路では、PMOSTランジスタ Q_{11} がONとなった場合に、NMOSTランジスタ Q_{13} のONを維持するために、ノード13の電位がこのトランジスタ Q_{13} のスレシヨルド電圧 V_{th} 程度までしか低下しない。従って、コンデンサ C_{11} の充電電位も、 V_{cc} 電源のレベルまで達せず、これよりもスレシヨルド電圧 V_{th} 程度低くなる。

【0005】また、NMOSTランジスタ Q_{13} がONとなった場合には、NMOSTランジスタ Q_{14} のONを維持するために、ノード13の電位が V_{ss} 電源よりもこのトランジスタ Q_{14} のスレシヨルド電圧 V_{th} 程度低くなければならない。従って、ノード13の電位が $(-V_{cc} + V_{th})$ レベルまで突き下げられても、発生する V_{ss} 電源の電圧は、これよりもスレシヨルド電圧 V_{th} 程度高くなる。

【0006】この結果、従来のチャージポンプ回路で

2

は、発生する V_{ss} 電源の電圧が V_{cc} 電源に対して $(-V_{cc} + 2 \times V_{th})$ 程度のレベルとなり、特に V_{cc} 電源の電圧が低い場合に V_{ss} 電源が十分なレベルに達しないという問題が発生していた。

【0007】本発明は、上記事情に鑑み、コンデンサの充電用及び給電用のトランジスタを強制的にONとするための駆動回路を設けることにより、十分に深い V_{ss} 電源を供給することができるチャージポンプ回路を提供することを目的としている。

【0008】

【課題を解決するための手段】本発明によるチャージポンプ回路は、コンデンサの一端側を高電位の電源に接続した場合にONとなって、該コンデンサの他端側を接地し充電を行う充電トランジスタと、該コンデンサの一端側を接地した場合にONとなって、該コンデンサの他端側を外部に接続し低電位の電圧を供給する給電トランジスタとを備えたチャージポンプ回路であって、該コンデンサの一端側を該電源に接続した場合に、該充電トランジスタを強制的にONとする充電トランジスタ駆動回路と、該コンデンサの一端側を接地した場合に、該給電トランジスタを強制的にONとする給電トランジスタ駆動回路とを備えており、そのことにより上記目的が達成される。

【0009】

【作用】上記構成により、コンデンサの一端側を V_{cc} 電源に接続した場合に、充電トランジスタ駆動回路が充電トランジスタを強制的にONにすると、このコンデンサは、 V_{cc} 電源のレベルまで十分に充電される。そして、次にこのコンデンサの一端側を接地して他端側の電位を突き下げた場合に、給電トランジスタ駆動回路が給電トランジスタを強制的にONにすると、コンデンサの他端側に現れる電位をそのまま V_{ss} 電源として供給することができる。

【0010】この結果、 V_{ss} 電源が充電トランジスタや給電トランジスタのONを維持するためにスレシヨルド電圧 V_{th} 分だけ上昇するのを防止することができる。

【0011】

【実施例】本発明を実施例について以下に説明する。

【0012】図1に本発明の一実施例を示す。本実施例のチャージポンプ回路は、電位の突き下げ用のコンデンサ C_1 を備えている。このコンデンサ C_1 の一端側は、PMOSTランジスタ Q_1 を介して V_{cc} 電源に接続されると共に、NMOSTランジスタ Q_2 を介して接地されている。これらのトランジスタ Q_1 、 Q_2 のゲートは、それぞれ端子1、2を介して図示しない発振回路に接続され、順次HレベルとLレベルが繰り返す信号が入力されるようになっている。

【0013】コンデンサ C_1 の他端を構成するノード3は、NMOSTランジスタ Q_3 を介して接地されている。このトランジスタ Q_3 のゲートは、コンデンサ C_1 を

【0017】そして、端子1がHレベルに戻り、端子2がアクティブ（Hレベル）になると、トランジスタQ₂がONとなり、コンデンサC₁の一端側の電位がV_{cc}レベルからGNDレベルに切り換わって、他端側のノード3の電位が-V_{cc}レベルまで突き下げられる。ただし、このときトランジスタQ₃は、ノード3の電位低下によりOFFとなる。そこで、端子5をアクティブ（Hレベル）にすると、コンデンサC₂を介してトランジスタQ₄のゲートがスレショルド電圧V_{th}以上になり、このトランジスタQ₄がONとなる。また、このノード3の電位

【符号の説明】

C₁ コンデンサ
Q₃ トランジスタ (充電トランジスタ)
Q₄ トランジスタ (給電トランジスタ)

The diagram shows a 5-transistor PLD circuit. It features five user-programmable inputs labeled 1 through 5. Input 1 is connected to the base of transistor Q1 (P-type). Input 2 is connected to the base of transistor Q2 (N-type). Input 3 is connected to the gate of transistor Q5 (N-type) via capacitor C1. Input 4 is connected to the gate of transistor Q3 (N-type) via capacitor C2. Input 5 is connected to the gate of transistor Q6 (N-type) via capacitor C3. The circuit also includes transistors Q4 (N-type) and Q8 (N-type), and a V_{CC} supply. The output is labeled V_{BB}.

(4)

特開平4-372792

【図2】

